

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representation of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

## **IMAGES ARE BEST AVAILABLE COPY**

**As rescanning documents *will not* correct images, please do not report the images to the Image Problem Mailbox.**

**This Page Blank (uspto)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-32183

(43) 公開日 平成8年(1996)2月2日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 1/02		B		
H 0 1 L 23/12				
H 0 5 K 3/46	Q	6921-4E		
			H 0 1 L 23/ 12	L E
審査請求 未請求 請求項の数 8 O L (全 14 頁) 最終頁に続く				

(21) 出願番号 特願平7-110859

(22) 出願日 平成7年(1995)5月9日

(31) 優先権主張番号 特願平6-98493

(32) 優先日 平6(1994)5月12日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005290

古河電気工業株式会社

東京都千代田区丸の内2丁目6番1号

(72) 発明者 加賀 靖久

東京都千代田区丸の内2丁目6番1号 古

河電気工業株式会社内

(72) 発明者 城石 弘和

東京都千代田区丸の内2丁目6番1号 古

河電気工業株式会社内

(72) 発明者 天野 俊昭

東京都千代田区丸の内2丁目6番1号 古

河電気工業株式会社内

(74) 代理人 弁理士 長門 侃二

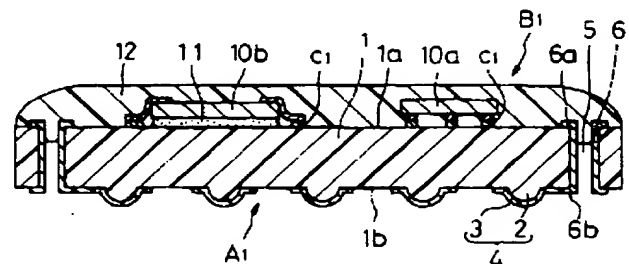
最終頁に続く

(54) 【発明の名称】 半導体素子パッケージ

(57) 【要約】

【目的】 主回路基板に搭載することができ、電極の高さのばらつきが小さい突起付きプリント回路基板と、それを用いたBGA構造の半導体素子パッケージを提供する。

【構成】 この半導体素子パッケージは、下面1bに複数の突起2が一体成形されている絶縁基材1と、それら突起2を導電性材料3で被覆して成る電極4と、前記絶縁基材の上面または／および下面に配線された回路パターンc<sub>1</sub>と、電極4と回路パターンc<sub>1</sub>を結線する導体回路6a、6b、6とを備えている突起付きプリント回路基板A<sub>1</sub>の上面または／および下面に半導体素子10a、10bが実装されている。



1

## 【特許請求の範囲】

【請求項1】 下面に複数個の突起が一体成形されている絶縁基材と、前記突起を導電性材料で被覆して成る電極と、前記絶縁基材の上面または／および下面に配線された回路パターンと、前記電極と前記回路パターンを接続する導体回路とを備えている突起付きプリント回路基板の上面または／および下面に半導体素子が実装されていることを特徴とする半導体素子パッケージ。

【請求項2】 前記絶縁基材は、樹脂モールド法で成形された樹脂基板である請求項1の半導体素子パッケージ。

【請求項3】 前記絶縁基材は、プリプレグマットを熱圧プレス法で成形・硬化して成る絶縁基材である請求項1の半導体素子パッケージ。

【請求項4】 前記電極がアレイ状に形成されている請求項1の半導体素子パッケージ。

【請求項5】 前記突起付きプリント回路基板の上面に少なくとも1枚の別のプリント回路基板が積層されて成る多層プリント回路基板の表面に、半導体素子が実装されていることを特徴とする半導体素子パッケージ。

【請求項6】 絶縁基材に放熱部材が一体成形されている突起付きプリント回路基板を用いる請求項1または5の半導体素子パッケージ。

【請求項7】 絶縁基材に放熱用のスルーホールが形成されている突起付きプリント回路基板を用いる請求項1または5の半導体素子パッケージ。

【請求項8】 絶縁基材にヒートスプレッドが一体成形され、前記ヒートスプレッドの下面に半導体素子が実装されている突起付きプリント回路基板を用いる請求項1または5の半導体素子パッケージ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は新規な構造の半導体素子パッケージに関する。

## 【0002】

【従来の技術】コンピュータ、携帯用通信機器、液晶パネルなどの各種電子機器では、それらの主回路基板にCPUやゲートアレイとしてクワッド・フラット・パッケージ (quad flat package: QFP) が搭載されている。このQFPは、所定パターンの導体回路が配線されている回路基板の表面にLSIなどの半導体素子を実装し、4つの側面の全てから半導体素子のリード端子をガルウイング状に引き出し、それらリード端子を除いた部分を樹脂でモールドした構造になっている。そして、これらリード端子を一括リフローはんだ付け操作によって主回路基板の入・出力端子と接続してそこに搭載される。

【0003】ところで、最近は電子機器の小型化・高速化の要請が強まっているが、それに伴い、搭載するQFPの入出力リード端子の数を増加させることが必要になる。そして、パッケージの外形寸法をできるだけ小型化

2

しようとする場合には、端子間のピッチを狭くしなければならなくなる。しかしながら、パッケージにおける端子間ピッチを狭くすると、一括リフローはんだ付け時に、脇に流れたはんだによって互いに隣りあう端子が電氣的に接続することがあり、不良品の発生率は高くなる。

【0004】QFPにおける上記したような問題を解消して多ピン化が可能なパッケージとして、最近、BGA (Ball Grid Array) 構造の半導体素子パッケージが注目を集めている。このBGA構造の半導体素子パッケージは、表面に所定の回路パターンが配線されている例えばガラス繊維-エポキシ樹脂回路基板のようなプリント回路基板の上面に所定の半導体素子を実装し、前記基板の配線をスルーホールを介して回路基板の下面にまで引き出し、その引き出された配線の入・出力端子をアレイ状に配列し、それぞれの端子に通常0.7mm程度の大きさのはんだボールをバンパ電極として添着し、実装されている半導体素子を樹脂でモールドした構造のものである。上記構造において、アレイ状に配列している入出力端子にバンパ電極を添着する場合は、これらアレイ状の入出力端子の上にはんだボールを置き、その状態で、プリント回路基板を所定温度の炉の中に通してはんだボールを入出力端子に溶着する。

【0005】このBGAパッケージを主回路基板へ搭載する際には、パッケージの下面から突起するバンパ電極を主回路基板の所定搭載個所に置き、そのままの状態で行き通す。はんだボールは溶融し、またパッケージの自重を受けて通常200μm程度沈み込み、溶融したはんだボールと主回路基板の端子とが同時に一括して接続される。

【0006】このBGAパッケージの場合は、端子間ピッチをQFPの場合よりも広くとることができる。また、BGAパッケージの主回路基板への搭載位置が正規の位置から多少ずれた場合であっても、はんだのリフロー時には、はんだボールがセルフアライメント効果を発揮して、正規の位置ではんだ付けが可能になる。このようなことから、BGAパッケージは、従来のQFPに比べて、多ピン化対策として有利な構造をしたものであり、また一括リフローはんだ付け時における不良品の発生率も低くなり、歩留りの向上、ひいてはコスト低減にとって有利である。

## 【0007】

【発明が解決しようとする課題】ところで、上記した従来のBGAパッケージには次のような問題がある。まず、プリント回路基板の入出力端子にバンパ電極を形成する際には、アレイ状に配列している入出力端子の上に1個1個はんだボールを載置したのちそれらを入出力端子に加熱溶着するので、その作業は非常に煩雑であり、製造コストの上昇を招くということである。

【0008】また、プリント回路基板がガラス繊維-エ

3

ポキシ樹脂回路基板である場合には、通常、その回路基板には100～130 $\mu$ m程度の反りが発生しているため、そしてまた、はんだボールの溶着によって形成されるはんだバンプそれ自体の高さもばらつくため、最終的に形成されたバンプ電極の高さは大きくばらつき、それらの最先端は同一水平面を形成していないことである。

【0009】このようなプリント回路基板を用いて製造されたBGAパッケージを主回路基板の所定個所に載置すると、はんだボールの全てが主回路基板の端子と接触するわけではなく、端子から浮きあがって隔離するはんだボールも存在することになる。したがって、主回路基板の端子と隔離している距離が、一括リフローはんだ付け時にはんだボールのが沈み込む深さより小さい場合には、はんだボールと主回路基板の端子が接触するので、主回路基板との間で正常なはんだ接合部を形成することが可能である。しかし、上記した隔離距離がはんだボールの沈み込み量よりも大きい場合には、はんだボールと主回路基板の端子が接触しないので、両者間にはんだ接合部が形成されず、BGAパッケージ搭載後の製品は不良品になってしまう。この傾向は、BGAパッケージに用いるプリント回路基板の形状が大型化しその反りが大きくなるにつれて多発するようになる。

【0010】また、従来のガラス繊維-エポキシ樹脂回路基板をBGAパッケージに用いた場合は、その回路基板の下面にバンプ電極を形成することからして、半導体素子を下面に実装することはできないという問題がある。更に、バンプ電極をはんだボールだけで形成しようとする場合には、一括リフローはんだ付け時に溶融するはんだボールのつぶれにより、拡張したボール側面が互いに接触してショートすることがある。また、はんだボールと端子との接合面の部分は拡張したボール側面よりも小面積であるため、そこにストレスが集中して疲労破壊を起こしやすく、パッケージの実働時にその部分に亀裂の発生することもある。

【0011】このような問題に対しては、はんだボールとして、高融点金属から成る小球の外周を所望厚みの共晶はんだで被覆したものが用いられている。このようなはんだボールの場合は、一括リフローはんだ付け時におけるはんだの過度のつぶれは中心の小球によって防止されるのはんだボール相互間のショートは起こらず、また、はんだと端子との接合面の周囲にははんだが流れ込み、全体の形状はつつみ形状になってスペーサ効果を発揮し、その部分に上記した疲労破壊による亀裂などは発生しづらくなる。

【0012】しかしながら、このようなはんだボールを用いてバンプ電極を形成する場合も、前記したように、そのはんだボールを1個1個入出力端子に載置するという作業工程は必要になる。本発明は、従来のプリント回路基板、とりわけガラス繊維-エポキシ樹脂回路基板をBGAパッケージ用の回路基板として用いたときに発生

4

する上記した問題を解決し、容易に電極を形成することができ、また電極の高さのばらつきが小さく、更には半導体素子を両面実装することもでき、そしてスペーサ効果も発揮する突起付きプリント回路基板と、それを用いたBGA構造の半導体素子パッケージの提供を目的とする。

【0013】

【課題を解決するための手段】上記した目的を達成するために、本発明においては、下面に複数個の突起が一体形成されている絶縁基材と、前記突起を導電性材料で被覆して成る電極と、前記絶縁基材の上面または／および下面に配線された回路パターンと、前記電極と前記回路パターンを接続する導体回路とを備えている突起付きプリント回路基板の上面または／および下面に半導体素子が実装されている半導体素子パッケージが提供され、更には、上記した突起付きプリント回路基板の上面に少なくとも1枚の別のプリント回路基板が積層されて成る多層プリント回路基板の表面に、半導体素子が実装されていることを特徴とする半導体素子パッケージが提供される。

【0014】

【作用】本発明の半導体素子パッケージに用いられる突起付きプリント回路基板の場合、基板本体をなす絶縁基材は、その下面に所望形状をした複数個の突起が基材本体と一体形成されているものである。この絶縁基材は金型を用いて成形されるが、その金型による成形時に、一方の金型として、前記突起に対応する複数個の凹部が形成されている金型を用いた樹脂モールド法で成形することができる。この場合には、絶縁基材は1枚の樹脂基板として得られ、その下面には複数個の突起群が形成されている。

【0015】また、この絶縁基材は次のようにして成形することもできる。前記した樹脂モールド法の場合と同じように、成形すべき突起群に対応する複数個の凹部が形成されている金型を一方の金型とし、この金型の型面に、まず、プリブレグマットを敷き、その上に、更に別のプリブレグマットや、ガラス繊維-エポキシ樹脂から成るリジッド基板、既に所定の回路パターンが配線されているプリント回路基板などを所望枚数重ね合わせたのち、そこに上金型を配置して全体を熱圧プレスする。プリブレグマットは軟質であるので、この熱圧プレスによって、金型の凹部の中に充填され、そのまま熱硬化する。この場合には、絶縁基材は最下層がプリブレグマットの硬化物になっている層構造をなし、前記プリブレグマットの硬化物の下面には複数個の突起群が形成されている。

【0016】用いるプリブレグとしては、エポキシ樹脂のようなBステージの熱硬化性樹脂から成るマトリックスの中に、ガラス繊維のチョップや布のような強化材を配合したものをあげることができる。上記した方法のい

5

ずれによっても、形成されている突起群の高さは、用いた金型の凹部の深さが転写されたものであり、それらの高さのばらつきは、金型設計時における凹部の深さのばらつきに対応する。したがって、金型設計時における凹部の深さの精度を高めることにより、得られた絶縁基材の突起の高さのばらつきを小さくすることができ、突起の最先端を事実上、同一水平面内に揃えることができる。

【0017】そして、これら突起の表面に、例えば無電解めっきと電解めっきを順次施すことにより、これら突起の表面を導電性材料で被覆して電極とし、この電極と、絶縁基材の上面や下面に配線されている回路パターンとを例えばスルーホールのような導体回路を介して結線することにより、これら突起をバンプ電極として機能させることができる。このようにして、絶縁基材の突起の表面を導電性材料で被覆して成る電極は、前記した突起の高さのばらつきが小さいので、その高さのばらつきも小さくなる。

【0018】したがって、このプリント回路基板の電極と主回路基板の所定端子との間で一括リフローはんだ付けを行った場合、電極と主回路基板との間では確実にはんだ接合部が形成される。また、この突起付きプリント回路基板の場合、その下面に突設されている電極は、従来のはんだボールの場合のように、一括リフローはんだ付け時につぶれることはないので、良好なスペース効果を発揮する。

【0019】更に、この突起付きプリント回路基板の場合には、下面に突設している電極にはんだディップ処理を施すだけではんだ供給が可能になるため、従来のようなソルダーペーストの印刷工程を省略することもできるようになる。このプリント回路基板の表面に所定の半導体素子を実装することにより、BGA構造の半導体素子パッケージが得られる。また、その実装面を樹脂モールドしてパッケージにすることもできる。

【0020】その場合、絶縁基材として、下面の周縁部にのみ突起を一体成形し、下面の中心部に所望の深さと広さを有する凹没個所を形成し、かつ突起の最先端から凹没個所の表面までの深さを実装する半導体素子の厚みより深くすることにより、この凹没個所にも半導体素子を実装することができるので両面実装のBGA構造をした半導体素子パッケージにすることができる。

【0021】また、この突起付きプリント回路基板を使用すれば、その上面に、別のプリント回路基板を所望の枚数だけ積層し、最上層のプリント回路基板の表面に半導体素子を実装し、突起付きプリント回路基板の下面に突設されている電極との間に所望の導体回路を形成することにより、多層積層板を用いた場合と同じBGA構造の半導体素子パッケージにすることもできる。

【0022】なお、本発明の半導体素子パッケージの場合も、従来と同じように、例えば、インサートモールド

6

方式、サーマルビア方式、キャビティードウン方式などで各種の放熱構造を組み込むことができる。例えば、インサートモールド方式の場合には、絶縁基材を前記した樹脂モールド法で成形するときに、金型内の所定位置に放熱部材を配置した状態で樹脂モールドすることにより、その放熱部材がヒートシンクとして一体成形された絶縁基材にすることができる。

【0023】また、絶縁基材の成形時に、配線用のスルーホールの他に放熱用のスルーホールを同時に形成し、そのスルーホールの壁面に金属めっきを施し、かつそのスルーホールの開口付近にも突起を形成し、その突起の表面をめっきすることにより放熱用の突起を形成してサーマルビア方式の放熱構造を形成することができる。更には、絶縁基材の成形時にヒートスプレッドを一体成形し、そのヒートスプレッドの下面に半導体素子を実装し、ヒートスプレッドの上面にヒートシンクを配置することによりキャビティードウン方式の放熱構造を形成することができる。

【0024】いずれの場合においても、本発明の半導体素子パッケージの場合、絶縁基材の成形時に放熱部材を同時に一体成形することが可能であるため、従来に比べて、放熱構造の形成作業を簡略化することができるようになる。

【0025】

【発明の実施例】

実施例1

図1は、本発明の半導体素子パッケージの製造に用いる突起付きプリント回路基板A<sub>1</sub>の断面構造例を示す断面図である。図1で示したプリント回路基板A<sub>1</sub>において、絶縁基材1は、その下面1bにアレイ状に複数個の突起2が一体形成されている樹脂成形板である。

【0026】これら突起2の表面は、所望厚みの導電性の被覆層3で被覆されることにより、下面1bから所定の高さで突設する電極4を構成し、それぞれの端子は、絶縁基材1の所定位置でその上面1aから下面1bまでを貫通するスルーホール5の壁面を被覆する所望厚みの導電性めっき層6の下面スルーホールランド6bと接続している。また、絶縁基材1の上面1aには所定の回路パターンc<sub>1</sub>が配線され、その端子はスルーホール5を被覆するめっき層6の上面スルーホールランド6aと接続している。

【0027】したがって、この回路基板A<sub>1</sub>の場合、基材の下面に突設している電極4は、下面スルーホールランド6b、スルーホール内のめっき層6および上面スルーホールランド6aから成る導体回路を介して基板上面に配線されている回路パターンc<sub>1</sub>と電気的に接続している。なお、回路基板A<sub>1</sub>の下面1bにアレイ状に形成されている電極4の配列例を図2、図3に示す。

【0028】図2はフルグリッド配列の例を示し、この場合、回路基板A<sub>1</sub>の下面1bには複数個の電極4が下

7

面全体に規則的に配列されている。そして、これら電極4とスルーホール5のめっき層6に接続する下面スルーホールランド6b（図示しない）との間、および各電極の間は、所定の回路パターン（図示しない）をなして相互に接続されている。

【0029】図3はペリフェラル配列の例を示し、これは、電極4が回路基板A<sub>i</sub>の周縁部に形成され、下面1bの中央部分には形成されていない場合である。このプリント回路基板A<sub>i</sub>は次のようにして製造することができる。その代表的な製造方法を以下に図面に則して説明する。まず、第1の製造方法は、絶縁基材の成形時に、

下面の突起とともにスルーホールも一括して形成する方法である。

【0030】図4で示したように、絶縁基材の下面に形成すべき突起に対応する形状をした凹部7bが型面に形成されている金型7aと、形成すべきスルーホールに対応する形状をした円柱状突起7dが型面に形成されている金型7cとを用意し、これら金型をセットする。かくして、金型7a、7cの間には成形すべき絶縁基材の形状に対応するキャビティー7eが形成される。

【0031】ついで、ショットモールド法や射出成形法などの樹脂モールド法によりこのキャビティー7eに所定の樹脂を注入する。用いる樹脂としては、機械的強度が大きく、誘電正接が小さいものであることが好ましく、例えば、エポキシ樹脂、ポリフェニレンサルファイド、ポリエーテルイミド、ポリエステルなどをあげることができる。また、絶縁基材全体の機械的強度を高めるために、これらに例えばガラス繊維のチョップなどを所定量配合してもよい。

【0032】金型7a、7cを取り外すことにより、図5で示したように、金型7aの凹部7bが転写して成る突起2を下面1bに有し、またスルーホール5を有する樹脂基板1が得られる。ついで、図6で示したように、樹脂基板1に公知の無電解めっきを行ってその表面全体とスルーホール5の壁面に導電性を付与したのち、更に電解めっきを行ってそこに所望厚みのめっき層8を形成する。

【0033】ついで、公知の方法により上面1aの回路パターン、上面と下面のスルーホールランド、下面の電極の部分とその電極から下面スルーホールランド間を結線する回路パターンを形成することにより、図1で示した構造のプリント回路基板A<sub>i</sub>が得られる。なお、下面の電極や回路パターンを形成する場合には、下面は突起のパターンになっているので、電着レジスト法と平行露光法を適用することが好ましい。

【0034】この製造方法によれば、電極4において、突起2を被覆する導電性被覆層3、スルーホールのめっき層6、上面スルーホールランド6a、下面スルーホールランド6b、樹脂基板1の上面に配線する回路パターンc<sub>i</sub>がいずれも同じめっき層で形成される。第2の製

8

造方法は、スルーホールをドリルで穿設する方法である。

【0035】この場合には、まず、図7で示したように、図4における円柱状突起7dを型面にもたない金型7c'を用いて金型7aとの間でキャビティー7e'を形成し、ここに樹脂注入を行う。ついで、金型7a、7c'を取り外し、図8で示したように、スルーホールがなく、下面1bに突起2が一体形成されている樹脂基板1を得る。

10 【0036】その後、この樹脂基板1の所定位置に、図5で示したようなスルーホール5を穿設し、ついで、第1の製造方法の場合と同じような工程を経ることにより、目的とするプリント回路基板A<sub>i</sub>を得ることができる。第3の製造方法は、樹脂基板1の上面と下面に、その成形時に薄い金属箔（通常は銅箔）を一体成形し、かつスルーホールをドリルで穿設する方法である。

【0037】この場合には、まず、図7で示した金型7a、7c'の型面に薄い金属箔8'を配置し、この状態でキャビティー7e'の中に樹脂注入を行う（図9）。20 このときに、金属箔8'として9μm程度の極薄銅箔を用いれば、キャビティー7e'への樹脂注入時においては、その注入圧によって金属箔8'は容易に金型7aの凹部7bの形状に変形する。

【0038】金型7a、7c'を取り外すことにより、図10で示したように、樹脂基板1の上面1aと下面1bの全面に金属箔8'が貼着される。このとき、下面1bに突設する突起2の表面も、これら突起と同一形状に変形した金属箔によって被覆される。ついで、図11で示したように、両面に金属箔8'が貼着されている樹脂基板1の所定位置にドリルでスルーホール5を穿設したのち、公知の方法により無電解めっきを行ってスルーホール5の壁面5aに導電性を付与し、更に電解めっきを行ってスルーホール5の壁面5aに所望厚みのめっき層6'を形成する。

【0039】その後は、第1の製造方法の場合と同じようにして、公知の方法により、回路パターンと電極のパターンを形成することにより、目的とするプリント回路基板A<sub>i</sub>を得ることができる。このプリント回路基板A<sub>i</sub>において、その下面に突設する電極4の断面形状は格別限定されるものではなく、例えば、半球形状（図12）、三角形状（図13）、台地形状（図14）、山形状（図15）、四角形状（図16）など任意の形状であってよい。

【0040】また、図12～図16の仮想線で示したように、下面に突設している電極4の被覆層3の部分を溶融はんだに浸漬したのち取り出すことにより、その被覆層3の外側に球状はんだ4'を形成すると、それはリフロー時のはんだボールとして機能することができるので有用である。なお、電極の形成に当たっては、突起2を被覆して導電性被覆層3を形成したのち、この上に更に

例えばニッケルめっき、金めっきを順次行ってもよく、そのめっき構造は、プリント回路基板への実装部品や実装方法、その信頼性などの因子を考慮して決定すればよい。

#### 【0041】実施例2、

図7で示した金型7aの型面にプリプレグマット1eを敷き、更に、その上に、ガラス繊維-エポキシ樹脂の複合材であるリジッドな絶縁板1fを載置した(図17)。ついで、金型7aに上金型7c'を圧接し、加圧しながら全体を加熱して熱圧プレスを行った。

【0042】この過程で、軟質なプリプレグマット1eは、その下面側の部分が金型7aの型面に形成されている凹部7bに充填された状態で熱硬化し、かつプリプレグマット1eの上面は絶縁板1fの下面と接着した状態で熱硬化する。その結果、金型7a、7c'を取り外すと、図18で示したように、プリプレグマット1eの硬化物1e'の下面には金型7aの凹部7bが転写されて成る突起2が形成されている絶縁基材1が得られる。

【0043】この絶縁基材1に対し、その後は、第2の製造方法の場合と同じようにして、スルーホールを形成し、回路パターンと電極のパターンを形成することにより、図1で示したプリント回路基板A<sub>1</sub>を得ることができる。なお、この実施例の場合、リジッドな絶縁板1fの代わりに、既に導体回路が形成されているプリント回路基板を用いてもよく、また、全て軟質なプリプレグマット1eを重ね合わせて成形してもよい。いずれにしても、その最下層はプリプレグマット1eで形成されることが必要である。

#### 【0044】実施例3

図19は、別の突起付きプリント回路基板A<sub>2</sub>の断面構造例を示す断面図である。この回路基板A<sub>2</sub>は、絶縁基材1の周縁部1cが所望の高さで枠型形状に突設されている形状であることを除いては回路基板A<sub>1</sub>と同じ構造になっている。したがって、この回路基板A<sub>2</sub>では、絶縁基材1の上面1aに半導体素子を実装したのち、それらを樹脂モールドするとき、この周縁部1cがモールド樹脂の流れ止めとして機能することができる。

【0045】このような絶縁基材1は、絶縁基材の成形時に図4や図7や図17で示した金型7a、7c(7c', 7c'')のうちの一方の金型7c(7c', 7c'')の型面を前記周縁部1cの形状と対応した形状に設計することによって容易に成形することができる。

#### 実施例4

図20は、更に別の突起付きプリント回路基板A<sub>3</sub>の断面構造例を示す断面図である。

【0046】この回路基板A<sub>3</sub>は、絶縁基材1の周縁部の下面1bにのみ電極4が形成され、下面1bの中心部は所定の深さだけ凹没して凹没個所1dを形成しており、そして、その凹没個所1dにはその下面1b'から絶縁基材1の上面1aにまで至るスルーホール5'が穿

設され、めっき層6''を介して上面1aに配設されている回路パターンc<sub>1</sub>との導通を確保する構造になっている。

【0047】この回路基板A<sub>3</sub>を用いれば、凹没個所1dの下面1b'にも半導体素子を実装することができるので、両面実装回路基板として機能させることができる。このような絶縁基材は、絶縁基材の成形時に、図4や図7や図17で示した金型7a、7c(7c', 7c'')のうちの一方の金型7aの型面を、図20で示した凹没個所1dの形状と対応する形状に設計することにより容易に成形することができる。

#### 【0048】実施例5

図21は、図1で示した突起付きプリント回路基板A<sub>1</sub>の上面1aの回路パターンc<sub>1</sub>に半導体素子を実装した本発明のBGA構造のパッケージB<sub>1</sub>の1例を示す断面図である。このパッケージB<sub>1</sub>では、プリント回路基板A<sub>1</sub>の上面1aに配線されている回路パターンc<sub>1</sub>に、半導体素子10aがフリップチップ方式で実装され、また別の半導体素子10bがダイボンディングペースト11を介してTAB方式で実装されている。そして、これら半導体素子10a、10bは所定のモールド樹脂12によってモールドされている。

【0049】半導体素子の樹脂モールドは、従来から行われているトランスファーモールド法とポッティング法のいずれで行ってもよい。ただし、ポッティング法を適用する場合は、モールド樹脂の形状保持性を確保するために、プリント回路基板A<sub>1</sub>の上面1aの周縁にモールド樹脂流れ止め用の封止枠を配置することが必要になる。

#### 【0050】実施例6

図22は、図19で示した突起付きプリント回路基板A<sub>2</sub>の上面1aの回路パターンc<sub>1</sub>に半導体素子10a、10bを実装し、これら半導体素子がモールド樹脂12でモールドされた本発明のBGA構造のパッケージB<sub>2</sub>の1例を示す断面図である。

【0051】このパッケージB<sub>2</sub>の場合、絶縁基材1の周縁部1cが樹脂の流れ止め用の枠として機能するので、例えば樹脂モールド時にポッティング法を適用したときでも、絶縁基材1の上面1aへの封止枠の配置作業を行うことが不要になる。したがって、モールド樹脂の選定も自由に行えとともに、周縁部1cの高さを適宜に選定することにより、パッケージの厚みを薄くし、かつ均一にすることができる。

#### 【0052】実施例7

図23は、図20で示した突起付きプリント回路基板A<sub>3</sub>に半導体素子が両面実装されている本発明のBGA構造のパッケージB<sub>3</sub>の1例を示す断面図である。このパッケージB<sub>3</sub>は、プリント回路基板A<sub>3</sub>の上面1aの回路パターンc<sub>1</sub>に、半導体素子10aがフリップチップ方式で実装され、半導体素子10bがダイボンディング



ペースト11を介してTAB方式で実装され、また半導体素子10cがダイボンディングペースト11を介してワイヤボンディング方式で実装され、それらはモールド樹脂12aでモールドされている。そして、絶縁基材1の凹没個所1dの下面1b'には、半導体素子10dがフリップチップ方式で実装され、これはスルーホール5'のめっき層6''を導体回路にして上面1aに配線されている回路パターンc<sub>1</sub>と接続し、凹没個所1dの全体はモールド樹脂12bでモールドされている。

#### 【0053】実施例8

図24は、半導体素子が両面実装された別のパッケージB<sub>4</sub>の断面構造の1例を示す断面図である。このパッケージB<sub>4</sub>に用いるプリント回路基板A<sub>3</sub>は、図20で示した絶縁基材1において、中心部の凹没個所1dが下面1bから所定の角度で傾斜する傾斜面になっている。そして、下面1b'と電極4には、所定パターンの回路パターンc<sub>2</sub>が配設されている。この回路パターンc<sub>2</sub>は、公知の電着レジスト法と平行露光法によって形成することができる。

【0054】そして、絶縁基材1の上面1aの回路パターンc<sub>1</sub>に実装された半導体素子10a、10b、また凹没個所1dの下面1b'に実装された半導体素子10dは、それぞれモールド樹脂12a、12bでモールドされている。このパッケージB<sub>4</sub>の場合は、回路パターンc<sub>2</sub>の働きにより、半導体素子10dと上面1aの回路パターンc<sub>1</sub>との間を図23で示したようなスルーホール5'とめっき層6''で接続しなくてもよくなる。

#### 【0055】実施例9

図25は、突起付きプリント回路基板を用いて製造した別のパッケージB<sub>5</sub>の断面構造例を示す断面図である。このパッケージB<sub>5</sub>は、絶縁基材1の下面1bに突設された電極4と上面1aに所定の回路パターンc<sub>1</sub>が配線されているプリント回路基板a<sub>1</sub>の上に、上面1'aに所定の回路パターンc<sub>3</sub>が配線されている別のプリント回路基板a<sub>2</sub>を積層し、プリント回路基板a<sub>2</sub>に半導体素子10a、10bを実装し、それらがモールド樹脂12でモールドされた構造になっている。

【0056】そして、プリント回路基板a<sub>2</sub>の上面1'aからプリント回路基板a<sub>1</sub>の下面1bにはスルーホール5が穿設され、その壁面にはめっき層6が形成されることにより、電極4と回路パターンc<sub>1</sub>および、電極4と回路パターンc<sub>3</sub>の間が結線されている。このパッケージB<sub>5</sub>は次のようにして製造することができる。

【0057】まず、実施例1で説明した第3の製造方法に基づき、図26で示したように、絶縁基材1の両面1a、1bに金属箔8'が貼着されている基板を一体成形する。ついで、図27で示したように、上面1aの金属箔に対し、公知の方法で、絶縁基材1の上面1aに所定の回路パターンc<sub>1</sub>を形成する。

【0058】その後、図28で示したように、一方の面

1'aに金属箔8''が貼着されている絶縁基材1'の他方の面（金属箔は貼着されていない）を、絶縁基材1の上面1aに例えば熱圧プレスして2枚の絶縁基材1、1'を積層一体化する。このとき、絶縁基材1の回路パターンc<sub>1</sub>は絶縁基材1'の中に埋設される。ついで、図29で示したように、絶縁基材1'の上面1'aから絶縁基材1の下面1bにかけてスルーホール5を穿設する。このとき、絶縁基材1の回路パターンc<sub>1</sub>はスルーホール5の壁面に表出する。

10 【0059】その後、図30で示したように、無電解めっきを行ってスルーホール5の壁面に導電性を付与し、更に続けて電解めっきを行って、スルーホール5に所望厚みのめっき層6を形成する。このとき、絶縁基材1の回路パターンc<sub>1</sub>はめっき層6と接触して導通状態になる。ついで、公知の方法により、上面1'aの回路パターン、上面と下面のスルーホールランド、下面の電極4の部分とこれら電極と下面のスルーホールランドとを接続する回路パターンを形成して、絶縁基材1'の上面1'aには回路パターンc<sub>3</sub>が、絶縁基材1の下面1bには電極のパターンとスルーホールランドとを結線する回路のパターンが、また、スルーホール5には、プリント回路基板a<sub>1</sub>の下面スルーホールランドから回路パターンc<sub>1</sub>とプリント回路基板a<sub>2</sub>の上面スルーホールランドとを結線する導体回路がめっき層6として形成される。

20 【0060】そして最後に、絶縁基材1'の回路パターンc<sub>3</sub>に所定の半導体素子を実装し、それらを樹脂モールドすることにより、図25で示した本発明のパッケージB<sub>5</sub>が得られる。また次に、上記パッケージB<sub>5</sub>の他の製造方法を説明する。まず、実施例1における第2の製造方法に基づき、図31で示したように、下面1bに突起2が一体成形されている樹脂基板1を成形する。

30 【0061】ついで、この樹脂基板1の上面1aに薄い金属箔8'を貼着したのち、ここに公知の方法で、形成すべき回路パターンc<sub>1</sub>を配線する（図32）。そして、図33で示したように、配線ずみのこの樹脂基板1の上面1aに樹脂基板1'を例えば熱圧プレスして積層一体化したのち、樹脂基板1'の上面1'aから樹脂基板1の下面1bにかけてスルーホール5を穿設する。

40 【0062】ついで、図34で示したように、無電解めっきを行って樹脂基板1、1'の全表面とスルーホール5の壁面に導電性を付与し、更に続けて電解めっきを行ってそこにめっき層6'を形成する。その後は、前記した製造方法と同様の手順を踏んで、電極、回路パターンを形成したのち、樹脂基板1'の上面に半導体素子を実装し、それらを樹脂モールドすることにより、図25で示したパッケージB<sub>5</sub>を得ることができる。

#### 【0063】実施例10

50 図35は、本発明の更に別のパッケージB<sub>6</sub>の断面構造を示す断面図である。このパッケージB<sub>6</sub>は、本発明の

13

プリント回路基板 $a_1$ の上に別のプリント回路基板 $a_3$ を積層し、プリント回路基板 $a_3$ の上面 $1'$ に半導体素子 $10a$ 、 $10b$ が実装され、それらがモールド樹脂 $12$ でモールドされた構造になっている。

【0064】プリント回路基板 $a_3$ にはスルーホール $5''$ が形成されていて、その壁面はめっき層 $6''$ で被覆されている、そして、プリント回路基板 $a_3$ の下面に位置するスルーホールランド $6''b$ は、異方性の導電性接着剤を介して、プリント回路基板 $a_1$ の上面 $1a$ に位置するスルーホールランド $6a$ と電氣的に接続している。したがって、このパッケージ $B_3$ は、プリント回路基板 $a_1$ の回路パターン $c_1$ はスルーホールランド $6b$ →めっき層 $6$ を介して電極 $4$ と結線され、また、プリント回路基板 $a_3$ の回路パターン $c_3$ は、スルーホールランド $6b$ →めっき層 $6$ →スルーホールランド $6a$ →スルーホールランド $6''b$ →めっき層 $6''$ →スルーホールランド $6''a$ を介して電極 $4$ と結線されている。

【0065】このパッケージ $B_3$ は次のようにして製造することができる。まず、実施例1と同様の方法によって、本発明のプリント回路基板 $a_1$ が製造される。他方、以下のようにしてプリント回路基板 $a_3$ が製造される。すなわち、まず、図36で示したように、樹脂基板 $1'$ が用意されその所定位置にスルーホール $5''$ が穿設される。

【0066】ついで、この樹脂基板 $1'$ に無電解めっきと電解めっきを順次行って、図37で示したように、表面全体とスルーホール $5''$ の壁面に所望厚みのめっき層 $6''$ を形成する。その後、めっき層 $6''$ に対し公知の方法で、図38で示したように樹脂基板 $1'$ の上面 $1'a$ に所定の回路パターン $c_3$ とスルーホールランド $6''a$ 、 $6''b$ を形成することによってプリント回路基板 $a_3$ が製造される。

【0067】ついで、図39で示したようにプリント回路基板 $a_3$ のスルーホールランド $6''b$ の表面に異方性の導電性接着剤 $13$ を塗布したのち、プリント回路基板 $a_3$ をプリント回路基板 $a_1$ の上面 $1a$ に重ね合わせて両者を接着する。

#### 実施例11

図40は、突起付きプリント回路基板にインサートモールド方式で放熱部材を組み込んだ別のパッケージ $B_7$ の断面構造例を示す断面図である。

【0068】このパッケージ $B_7$ は、下面は図21で示したパッケージ $B_1$ と同じ構造をなしており、絶縁基材 $1$ の一部(図では中心部分)に放熱部材 $9$ が組み込まれ、この上に、ダイボンディングペースト $11$ を介して半導体素子 $10b$ がTAB方式で実装され、それらはモールド樹脂 $12$ でモールドされている。したがって、半導体素子 $10b$ の動作によって発生した熱は、放熱部材 $9$ を伝達してそのままパッケージ $B_7$ の下部から放熱される。

14

【0069】このパッケージ $B_7$ に用いる絶縁基材 $1$ を成形する場合には、図41で示したように、形成すべき突起に対応した形状の凹部 $7b$ と、放熱部材 $9$ を配置する凹部 $7f$ とが型面に形成されている金型 $7a$ の当該凹部 $7f$ に放熱部材 $9$ をセットして上金型 $7c$ を配置し、両金型 $7a$ 、 $7c$ によって形成されたキャビティ $7e$ に樹脂を注入する。

【0070】注入樹脂が硬化したのち金型 $7a$ 、 $7c$ を取り外すことにより、放熱部材 $9$ が一体的に組み込まれた樹脂基板が得られる。その後、第2の製造方法により、スルーホールの形成、回路パターンと電極パターンの形成、更に半導体素子の実装を行なってパッケージ $B_7$ が組み立てられる。なお、金型 $7a$ において、凹部 $7f$ の深さは凹部 $7b$ の深さよりも浅くして、成形された絶縁基材 $1$ の電極 $4$ を放熱部材 $9$ の下面よりも突設させることが必要である。

#### 【0071】実施例12

図42は、放熱構造を有する別のパッケージ $B_8$ の断面構造例を示す断面図である。このパッケージ $B_8$ の場合、絶縁基材 $1$ の所定箇所(図では中央部)に放熱用のスルーホール $5b$ が形成され、このスルーホール $5b$ の下側開口の近辺にも突起 $2$ が形成されている。そして、スルーホール $5b$ の壁面と前記突起 $2$ は例えば銅から成るめっき層 $6c$ で被覆されることにより、サーマルピア方式の放熱構造が形成されている。

【0072】絶縁基材 $1$ の上面には、前記放熱用のスルーホール $5b$ の上側開口を封鎖するようにして塗布されたダイボンディングペースト $11$ を介して半導体素子 $10b$ がTAB方式で実装されている。このパッケージ $B_8$ の場合、半導体素子 $10b$ の動作によって発生した熱は、ダイボンディングペースト $11$ を通り、めっき層 $6c$ を伝達して大きな表面積を有する突起 $2$ の表面から放熱されていく。

【0073】このパッケージ $B_8$ で用いる絶縁基材 $1$ を成形する場合には、図4で示した金型 $7a$ 、 $7c$ において、放熱用のスルーホールを形成すべき個所にそのスルーホールの形状に対応した円柱状突起が型面に形成されている金型 $7c$ を用い、また、突起 $2$ に対応する個所にも凹部が形成されている金型 $7a$ を用いることにより樹脂基板を成形し、その後、放熱用のスルーホールとその近傍に位置する突起の表面にめっき層を形成すればよい。

#### 【0074】実施例13

図43は、キャビティダウン方式の放熱構造を有するパッケージ $B_9$ の断面構造例を示す断面図である。このパッケージ $B_9$ は、絶縁基材 $1$ の所定箇所(図では中央部)に厚み方向を貫通する孔部 $14$ が形成され、その上部開口が例えば銅製の放熱部材 $9$ で封止され、絶縁基材 $1$ の中央部には凹没箇所が形成されている。そして、放熱部材 $9$ の下面にはダイボンディングペースト $11$ を介

して半導体素子10cが実装され、この半導体素子10cは、絶縁基材1の凹没個所に形成されている回路パターンc<sub>3</sub>にワイヤボンディングされ、全体がモールド樹脂12bでモールドされている。

【0075】このパッケージB<sub>2</sub>の場合、半導体素子10cの動作によって発生した熱は、ダイボンディングペースト11を介して表面積大の放熱部材9から放熱していく。

【0076】

【発明の効果】以上の説明で明らかなように、請求項1の半導体素子パッケージに組み込まれている突起付きプリント回路基板は、その下面に突設している電極が、金型を用いた絶縁基材の成形時に一体成形される突起とその突起を導電性材料で被覆して成るので、それら電極の高さのばらつきは小さい。したがって、この半導体パッケージを主回路基板の所定端子の上に載置して、常用の一括リフローはんだ付けを行った場合、確実にはんだ接合部を形成することができる。しかも、下面に突設する電極は、一括リフローはんだ付け時につぶれなど起こすことがないので良好なスペース効果を発揮する。

【0077】また、請求項3の半導体素子パッケージの場合は、絶縁基材の下面の突起をプリプレグマットへの熱圧プレス法で形成するので、その成形は行いやすく、製造上有利である。更に、請求項6、7、8の半導体素子パッケージは放熱構造を具備しているので、実動時の発熱を有効に放熱することができる。

【図面の簡単な説明】

【図1】突起付きプリント回路基板A<sub>1</sub>を示す断面図である。

【図2】突起付きプリント回路基板の下面にアレイ状に形成する電極のフルグリッド配列例を示す斜視図である。

【図3】突起付きプリント回路基板の下面にアレイ状に形成する電極のペリフェラル配列例を示す斜視図である。

【図4】プリント回路基板A<sub>1</sub>を製造する際に用いる金型を示す断面図である。

【図5】金型を取り外して得られた樹脂基板を示す断面図である。

【図6】図5の樹脂基板の表面にめっき層を形成した状態を示す断面図である。

【図7】プリント回路基板A<sub>1</sub>を製造する際に用いる別の金型を示す断面図である。

【図8】図7の金型を用いて成形された樹脂基板を示す断面図である。

【図9】図7の金型の型面に金属箔を貼着した状態を示す断面図である。

【図10】図9の金型で成形され、両面に金属箔が貼着された樹脂基板を示す断面図である。

【図11】図10の樹脂基板にスルーホールを穿設しそ

こにめっき層を形成した状態を示す断面図である。

【図12】電極の断面形状を示す断面図である。

【図13】電極の他の断面形状を示す断面図である。

【図14】電極の別の断面形状を示す断面図である。

【図15】電極の更に別の断面形状を示す断面図である。

【図16】電極の更にまた別の断面形状を示す断面図である。

【図17】他の絶縁基材を製造する方法を示す断面図である。

【図18】図17の金型を用いた方法で製造された絶縁基材を示す断面図である。

【図19】突起付きプリント回路基板A<sub>2</sub>を示す断面図である。

【図20】突起付きプリント回路基板A<sub>3</sub>を示す断面図である。

【図21】プリント回路基板A<sub>1</sub>を用いて製造した半導体素子パッケージB<sub>1</sub>を示す断面図である。

【図22】プリント回路基板A<sub>2</sub>を用いて製造した半導体素子パッケージB<sub>2</sub>を示す断面図である。

【図23】プリント回路基板A<sub>3</sub>を用いて製造した両面実装半導体素子パッケージB<sub>3</sub>を示す断面図である。

【図24】他の両面実装半導体素子パッケージB<sub>4</sub>を示す断面図である。

【図25】突起付きプリント回路基板を用いて製造した別の半導体素子パッケージB<sub>5</sub>を示す断面図である。

【図26】図25のプリント回路基板a<sub>1</sub>の製造に用いる絶縁基材を示す断面図である。

【図27】図26の絶縁基材の上面に回路パターンを形成してプリント回路基板a<sub>1</sub>にした状態を示す断面図である。

【図28】片面に金属箔が貼着されている絶縁基材を図27のプリント回路基板a<sub>1</sub>の上面に積層一体化した状態を示す断面図である。

【図29】図28の積層一体化物にスルーホールを穿設した状態を示す断面図である。

【図30】図29のスルーホールにめっき層を形成した状態を示す断面図である。

【図31】半導体素子パッケージB<sub>6</sub>の製造に用いる別の樹脂基板を示す断面図である。

【図32】図31の樹脂基板の上面に回路パターンを形成した状態を示す断面図である。

【図33】図32の樹脂基板の上に、別の樹脂基板を積層一体化し、スルーホールを穿設した状態を示す断面図である。

【図34】図33のスルーホールにめっき層を形成した状態を示す断面図である。

【図35】本発明の別の半導体素子パッケージB<sub>7</sub>を示す断面図である。

【図36】半導体素子パッケージB<sub>8</sub>のプリント回路基

17

板 a<sub>3</sub> の製造に用いる樹脂基板を示す断面図である。

【図 37】図 36 の樹脂基板にめっき層を形成した状態を示す断面図である。

【図 38】図 37 の樹脂基板に回路パターンとスルーホールを形成し、プリント回路基板 a<sub>3</sub> にした状態を示す断面図である。

【図 39】図 38 のプリント回路基板を突起付きプリント回路基板 a<sub>3</sub> に積層する状態を示す断面図である。

【図 40】インサートモールド方式で放熱構造を組み込んだ本発明の半導体素子パッケージ B<sub>7</sub> を示す断面図である。

【図 41】図 40 のパッケージ B<sub>7</sub> に用いる絶縁基材を製造する際の金型を示す断面図である。

【図 42】サーマルビア方式で放熱構造を組み込んだ本発明の半導体パッケージ B<sub>8</sub> を示す断面図である。

【図 43】キャビティードアウン方式で放熱構造を組み込んだ本発明の半導体素子パッケージ B<sub>9</sub> を示す断面図である。

【符号の説明】

1, 1' 絶縁基材 (樹脂基板)

1 a 絶縁基材 1 の上面

1 b 絶縁基材 1 の下面

1 c 絶縁基材 1 の周縁部

1 d 絶縁基材 1 の凹没箇所

1 e プリプレグマット

1 e' プリプレグマット 1 e の硬化物

1 f リジットな絶縁板

1' a 絶縁基材 1' の上面

1' b 絶縁基材 1' の下面

2 突起

3 導電性被覆層

4 電極

4' 球状はんだ

5, 5', 5'' スルーホール

5 a スルーホール 5 の壁面

5 b 放熱用のスルーホール

6, 6', 6'' めっき層

6 a, 6' a 上面スルーホールランド

6 b, 6' b 下面スルーホールランド

6 c めっき層

7 a, 7 c, 7 c', 7 c'' 金型

7 b 金型 7 a の凹部

7 d 金型 7 c の円柱状突起

7 e, 7 e' キャビティ

7 f 放熱部材用の凹部

20 8, 8', 8'' 金属箔

9 放熱部材

10 a, 10 b, 10 c, 10 d 半導体素子

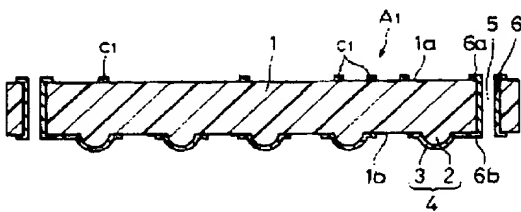
11 ダイボンディングペースト

12, 12 a, 12 b モールド樹脂

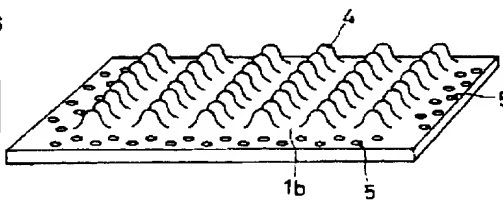
13 異方性の導電性接着剤

c<sub>1</sub>, c<sub>2</sub>, c<sub>3</sub> 回路パターン

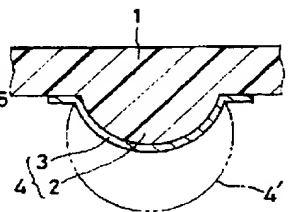
【図 1】



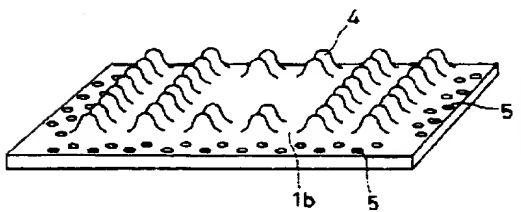
【図 2】



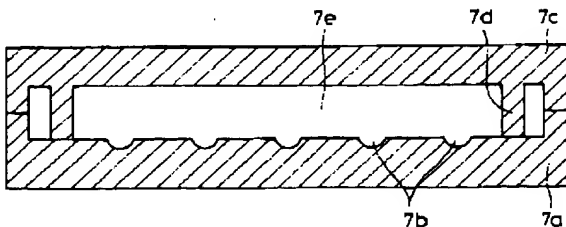
【図 12】



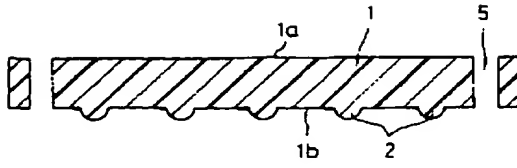
【図 3】



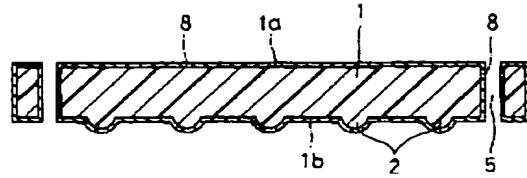
【図 4】



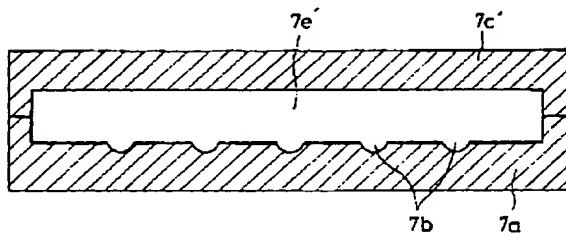
【図 5】



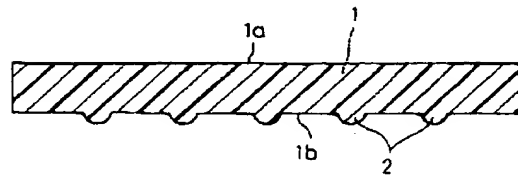
【図 6】



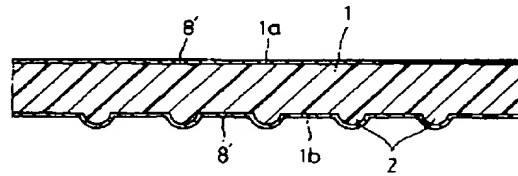
【図 7】



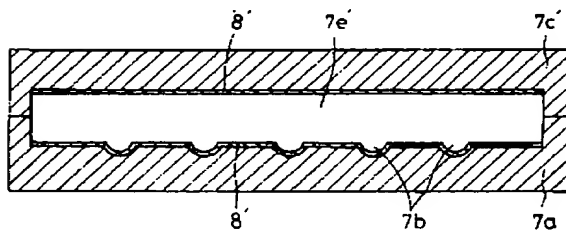
【図 8】



【図 10】

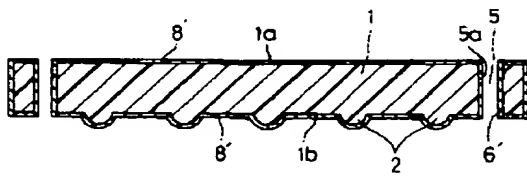


【図 9】

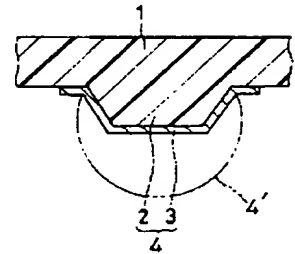
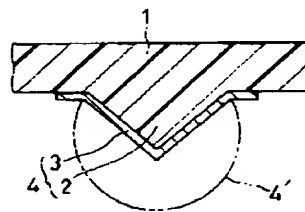


【図 14】

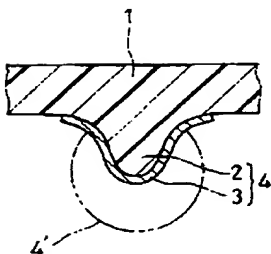
【図 11】



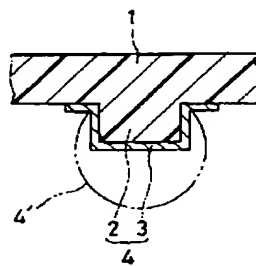
【図 13】



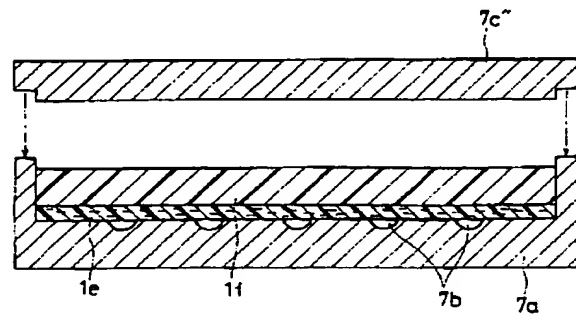
【図 15】



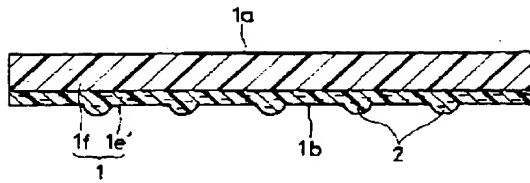
【図 16】



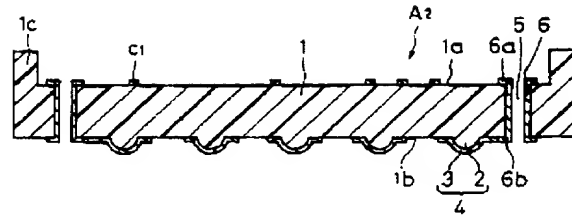
【図 17】



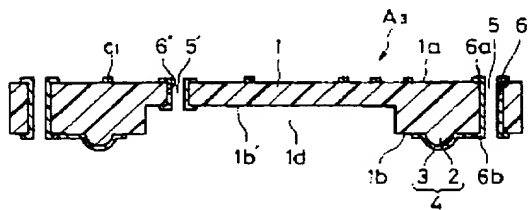
【図 18】



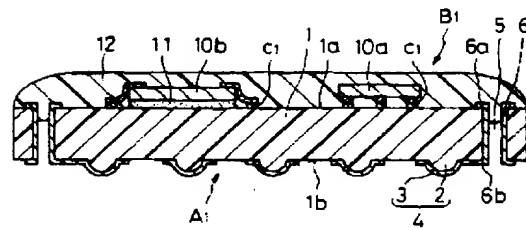
【図 19】



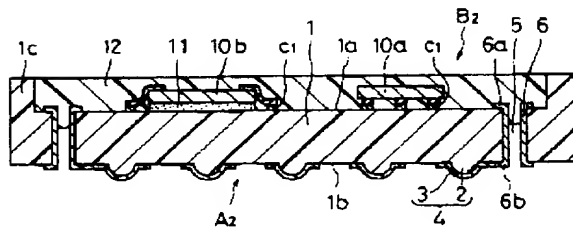
【図 20】



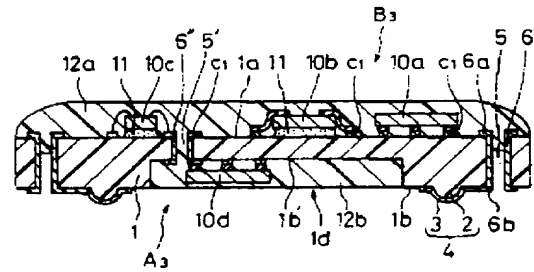
【図 21】



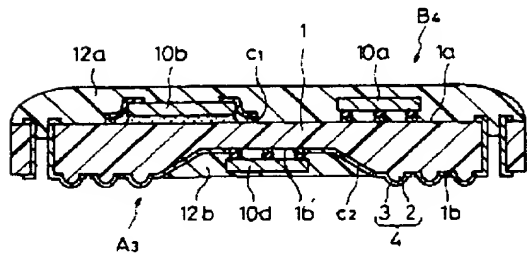
【図 22】



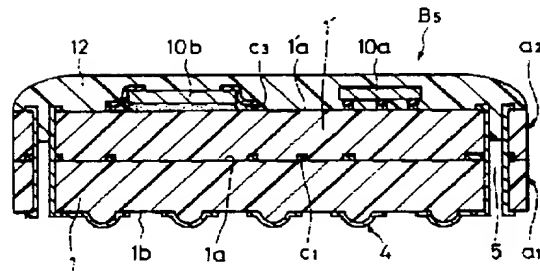
【図 23】



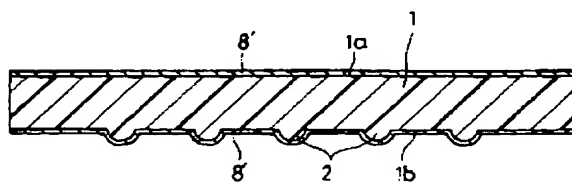
【図 24】



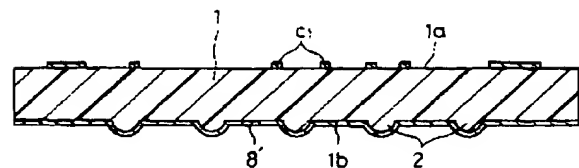
【図 25】



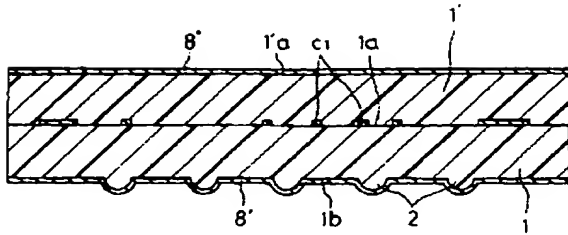
【図 26】



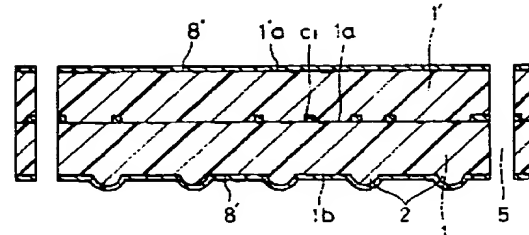
【図 27】



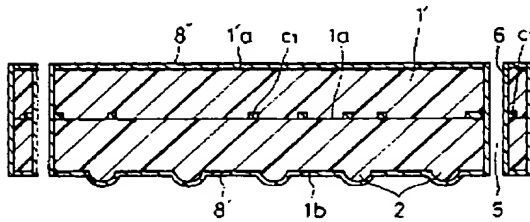
【図 28】



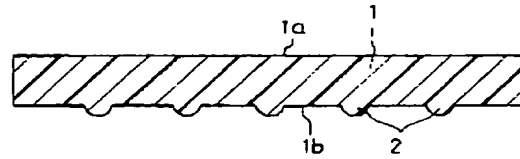
【図 29】



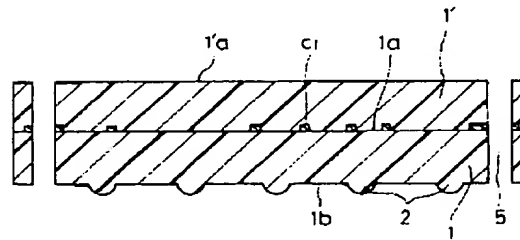
【図 30】



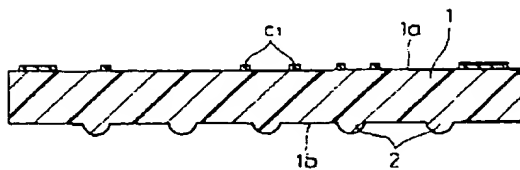
【図 31】



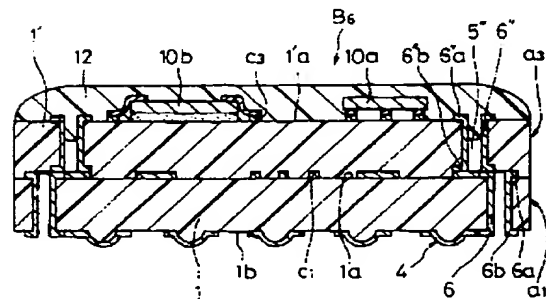
【図 33】



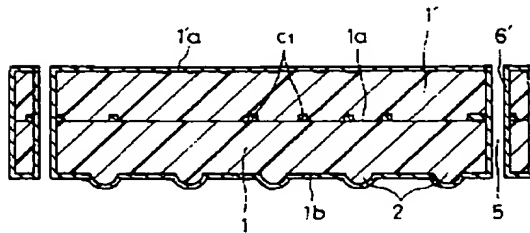
【図 32】



【図 35】



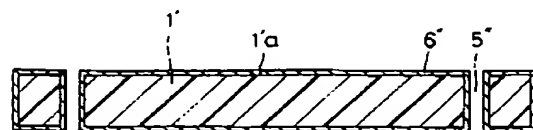
【図 34】



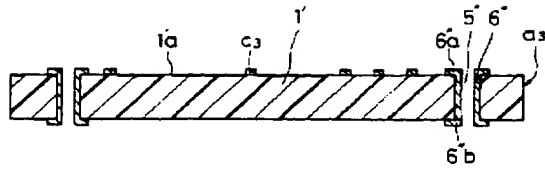
【図 36】



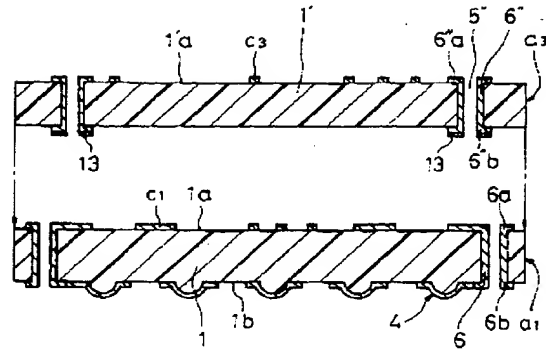
【図 37】



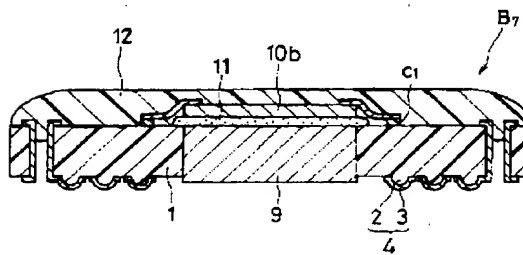
【図 38】



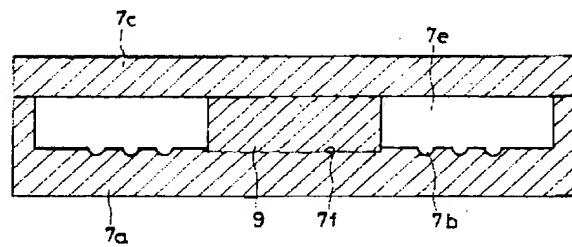
【図 39】



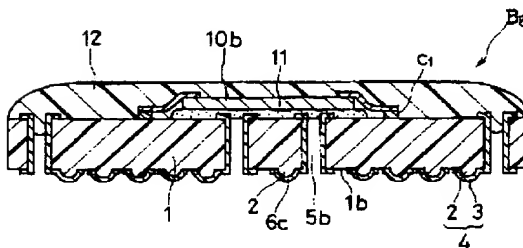
【図 40】



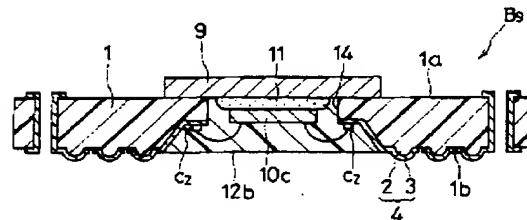
【図 41】



【図 42】



【図 43】



フロントページの続き

(51)Int.Cl.<sup>5</sup> 識別記号 庁内整理番号  
// H 0 5 K 1/03 6 1 0 G 7511-4E

F I

技術表示箇所

(72)発明者 石和 正幸  
東京都千代田区丸の内 2 丁目 6 番 1 号 古  
河電気工業株式会社内

(72)発明者 亀井 好一  
東京都千代田区丸の内 2 丁目 6 番 1 号 古  
河電気工業株式会社内